

УСТРОЙСТВО ФОРМИРОВАНИЯ ОСТАТКОВ В МНОГОКАНАЛЬНЫХ ПОМЕХОУСТОЙЧИВЫХ КОДЕКАХ

У статті розглянуто відомі методи побудови пристроїв формування залишків у багатоканальних завадостійких кодеках, визначено їх недоліки. Розроблено та запропоновано новий метод, загальна ідея якого полягає в тому, що в структурі пристрою виділяється комбінаційна частина та пам'ять, що дозволяє значно спростити структуру пристрою обчислення залишків у багатоканальних завадостійких кодеках та підвищити його ефективність.

In the article the known methods of constructing residues generator in multichannel noise combating codecs are examined. Their shortcomings were determined. A new method was designed and researched. The common idea of this method is that combination part and storage are separated in device structure. That gives an opportunity to simplify the structure of residues generator in multichannel noise combating codecs and to increase its efficiency.

Ключові слова: багатоканальна система, завадостійкий кодек, пристрій формування залишків, комбінаційна частина.

Постановка проблеми

Проблема підвищення ефективності використання комп'ютерних компонент комунікаційного обладнання являється однією з найбільш актуальних проблем створення сучасних систем обміну інформацією. Ця проблема включає в себе скорочення об'єму обладнання при збереженні функціональних можливостей для засобів передачі інформації, в тому числі для засобів, що використовуються в багатоканальних комунікаційних системах.

Совершенно очевидно, что ни одна современная коммуникационная система не обходится без средств повышения достоверности передачи данных. Особо остро эта проблема проявляется в многоканальных системах, где используются каналы связи различной помехозащищенности и с различными требованиями по достоверности.

Таким образом, актуальной является проблема повышения эффективности устройств защиты от ошибок в многоканальных системах передачи данных. В настоящей работе будут рассматриваться многоканальные средства повышения достоверности, использующие помехоустойчивое кодирование и основанные на вычислении остатков в конечном поле (например, контрольной суммы или синдрома ошибок, соответственно, для кодера и декодера).

Анализ источников и публикаций, посвященных реализации устройств формирования остатков в многоканальных помехоустойчивых кодеках

Реализация устройства формирования остатков в многоканальных помехоустойчивых кодеках может осуществляться за счет использования набора одноканальных устройств формирования остатков, применяемых, например, в системах передачи данных, соответствующих международному стандарту [1], для реализации которого используют регистр сдвига с обратными связями, или устройств, реализованных в соответствии со способом, предложенным в [2].

Однако такой подход не является оптимальным с точки зрения эффективного использования аппаратных ресурсов устройства многоканальной передачи информации.

Известен способ многоканальной передачи дискретной информации [3], в соответствии с которым информационные последовательности, передаваемые по N каналам, подвергаются помехоустойчивому кодированию, используя помехоустойчивый код, в результате получая N кодовых последовательностей. Однако данный способ не описывает процедуры формирования контрольной суммы, что является его недостатком.

Наиболее близким по технической сущности и достигаемому результату является предлагаемое в [4] устройство, которое используется для многоканальной обработки информации с ошибками в системах с избыточным кодированием. Сущность изобретения состоит в способности N -канальной обработки информации в системах с избыточным помехоустойчивым кодированием путем введения N регистров сдвига, мультиплексора, устройства анализа и соответствующих связей.

Недостатком данного устройства является его большая структурная избыточность в силу использования отдельных блоков контроля ошибок в информационных последовательностях для каждого из каналов.

Постановка задачи

Задачей работы является разработка и исследование метода повышения эффективности устройства формирования остатков в многоканальных помехоустойчивых кодеках при одновременном сокращении объема оборудования.

Решение задачи

Устройство формирования остатков в многоканальных помехоустойчивых кодеках предназначается для формирования контрольной суммы (в передающем устройстве) или синдрома ошибки (в приемном устройстве) для каждого из каналов (подканалов) многоканальной системы.

В большинстве случаев процедуры формирования проверочной части и синдрома ошибок идентичны для всех каналов (подканалов) системы и основаны на вычислении остатка (вычета по модулю

некоторого полинома) из поступающих бит за битом блоков данных от N различных каналов вида:

$$R_i(x) = \left| A_i(x) \right|_{G_{n_i}(x)} = \left| \sum_{j=0}^{T_i-1} a_{ij}x^j \right|_{G_{n_i}(x)}, \quad (1)$$

где $A_i(x)$ – делимое i -го канала (последовательность символов блока данных, представленная в полиномиальной форме);

$G_{n_i}(x)$ – делитель i -го канала (кодированный полином i -го канала);

n_i – порядок кодированного полинома i -го канала;

T_i – число бит в информационной части блока данных i -го канала.

В силу идентичности выполняемых процедур для каждого из каналов, представляется целесообразным выделить в структуре устройства комбинационную часть и память, как это реализовано в [5].

Выделение в структуре устройства комбинационной части и памяти обеспечивает возможность сокращения аппаратных затрат в многоканальных кодеках за счет того, что в многоканальном устройстве можно использовать только одну комбинационную структуру, определяющую алгоритм работы устройства, для всех каналов многоканальной системы.

Память хранит индивидуальные для каждого канала данные и объединена в единый блок ОЗУ. Уменьшение аппаратных затрат и достигается использованием одной комбинационной структуры вместо N структур и одного ОЗУ вместо N блоков памяти одноканального кодека.

На рис. 1 представлена структурная схема устройства формирования остатков в многоканальных кодеках.

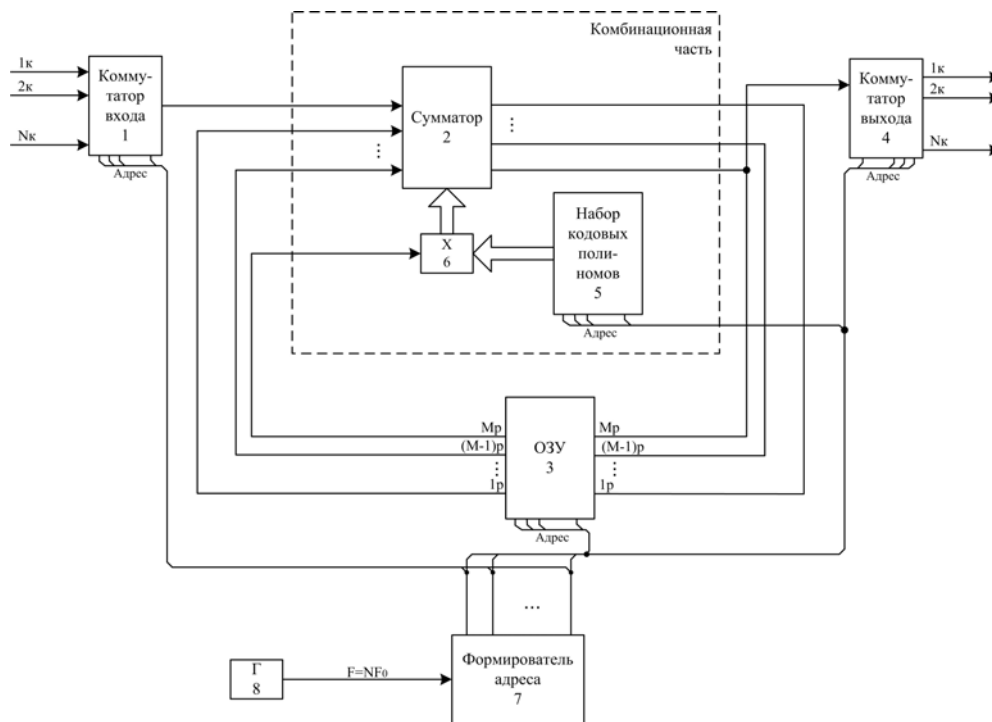


Рис. 1. Структурная схема устройства формирования остатков в многоканальных кодеках

Устройство содержит (рис. 1) коммутатор входа 1, выход которого соединен со входом младшего разряда первого M -разрядного входа сумматора 2. Выход сумматора 2 соединен со входом блока ОЗУ 3. Кроме того, выход старшего разряда M -разрядного выхода сумматора 2 соединен с коммутатором выхода 4. Выходы блока ОЗУ 3, кроме выхода старшего разряда, соединены со входами первого M -разрядного входа сумматора 2 таким образом, что выход первого разряда блока ОЗУ 3 соединен со входом второго разряда первого M -разрядного входа сумматора 2, второго – с третьим, третьего – с четвертым и т.д. На второй вход сумматора 2 поступают данные из блока ПЗУ 5, хранящего набор модифицированных кодированных полиномов вида $G_{n_i-1}(x) = G_{n_i}(x) \oplus x^{n_i-1}$ (это тот же кодированный полином, в котором старший разряд принудительно установлен в ноль, в силу чего его степень не превышает (n_i-2)), взвешенные со значением выхода старшего разряда блока ОЗУ 3 с помощью умножителя 6. На адресные входы коммутаторов входа 1 и выхода 4, блока ОЗУ 3 и блока ПЗУ 5, хранящего набор кодированных полиномов, поступает адресная информация с выхода формирователя адреса 7. Увеличение скорости обработки данных в N раз по сравнению со скоростью передачи данных обеспечивается генератором 8, который работает с частотой, в N раз частоту следования превышающей импульсов в канале связи.

Работа устройства происходит следующим образом.

В исходном состоянии элементы памяти блока ОЗУ 3 обнулены. В формирователе адреса 7 установлен адрес первого канала. В блоке ПЗУ 5 записан набор кодовых полиномов, причем в первой ячейке записан полином для первого канала, во второй – для второго и т.д. Если имеется большое количество каналов и достаточно малое количество различных полиномов, блок ПЗУ 5 можно выполнить в виде двухуровневой схемы, что уменьшает объем ПЗУ. Так, например, двухуровневая схема состоит двух отдельных блоков ПЗУ, в первом из которых по адресу, получаемому от формирователя адреса 7, выбирается адрес ячейки, хранящей адрес ячейки второго ПЗУ, непосредственно хранящего кодовые полиномы.

В начальный момент формирователь адреса 7 устанавливает адрес первого канала, а коммутатор 1 выдает на свой выход бит данных первого канала, при этом с выхода блока ПЗУ 5, хранящего набор кодовых полиномов, считывается параллельный код полинома-делителя. Т. к. блок ОЗУ 3 обнулен, то на входы старших разрядов первого и вход второго M -разрядных входов сумматора 2 поступают нули. В первую ячейку блока ОЗУ 3 записывается результат вычисления суммы из сумматора 2. Коммутатор выхода 4 обеспечивает считывание результатов вычисления для канала, указанного на его адресной шине. Далее под действием генератора 8 формирователь адреса 7 изменяет адрес на единицу и выполняются действия, описанные выше, но для данных второго канала. Таким образом, поочередно в течение одного тактового интервала передачи информации выполняются необходимые действия для данных каждого из каналов.

Эти операции продолжают выполняться в течение $2^{n_i} - n_i - 1$ тактов передачи данных. После этого n_i тактов затрачиваются на выдачу остатков от деления в каналы, после чего блок ОЗУ обнуляется.

Выше описан принцип действия устройства при условии, что порядки кодовых полиномов для всех каналов одинаковы и равны $M = n_i$. Представляется актуальным также построение устройства для нахождения остатка по модулю многочлена, максимальная степень которого в общем случае отличается от M в сторону уменьшения.

Для этого в схему необходимо ввести два блока 9 и 10 (рис. 2), обеспечивающих выделение из параллельного M -разрядного кода старшего разряда для каждого канала. Эти блоки включаются перед умножителем 6 и коммутатором выхода 4. Кроме того, управляющие сигналы должны обеспечить своевременное обнуление ячеек блока ОЗУ 3 для каждого канала. В общем случае для различных каналов моменты обнуления также различны.

Схема содержит умножитель 11, состоящий из M элементов И, блока ПЗУ 12 задания позиции старших разрядов и M -разрядного элемента ИЛИ 13.

Данные с выхода блока ОЗУ 3 (для блока 9) или с выхода сумматора 2 (для блока 10) поступают на первые входы умножителя 11, на вторые входы которого поступает информация о старшем разряде полинома для данного канала с блока ПЗУ 12, для чего на адресные входы последнего подается номер канала с формирователя адреса 7. Выход умножителя соединен со входом M -разрядного элемента ИЛИ 13, на выходе которого получаем информацию о состоянии последнего разряда для данного канала.

Блок ПЗУ 12 для блоков 9 и 10 может быть выполнен как отдельно для каждого блока (рис. 2, рис. 3), так и в виде единственного блока, объединенного функциональными связями с блоками 9 и 10, а также с формирователем адреса 7. В этом случае в структурной схеме блоков 9 и 10 будут находиться только два блока – умножитель 11, состоящий из M элементов и M -разрядный элемент ИЛИ 13. Структурная схема устройства с одним блоком ПЗУ показана на рис. 4.

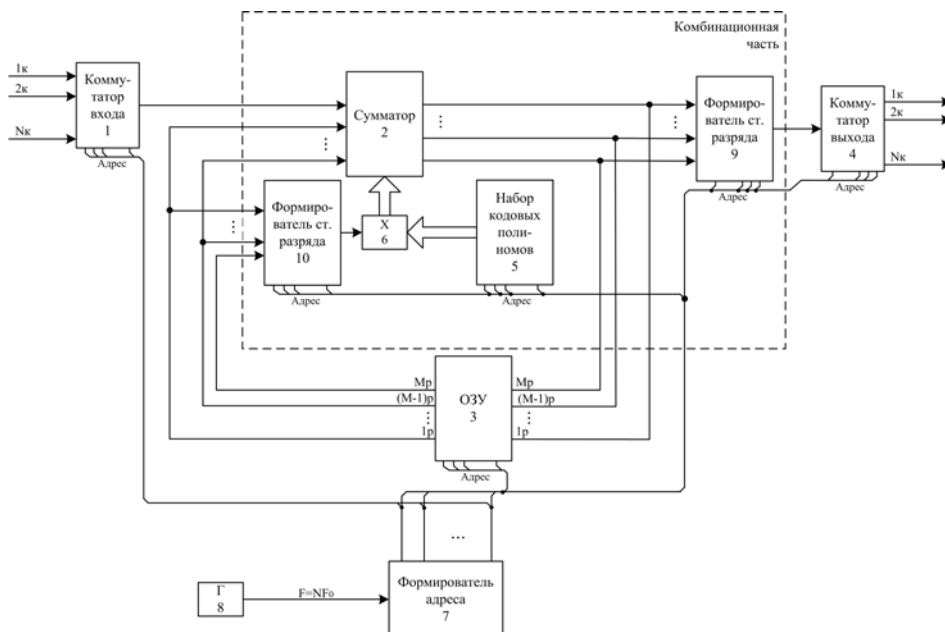


Рис. 2. Структурная схема устройства формирования остатков в многоканальных кодах

Указанные блоки 9 и 10 могут быть выполнены в виде схемы, представленной на рис. 3.

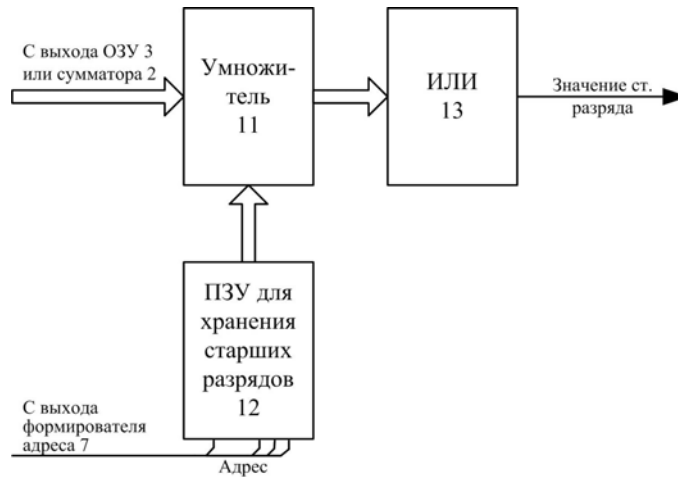


Рис. 3. Структурная схема формирователя старшего разряда

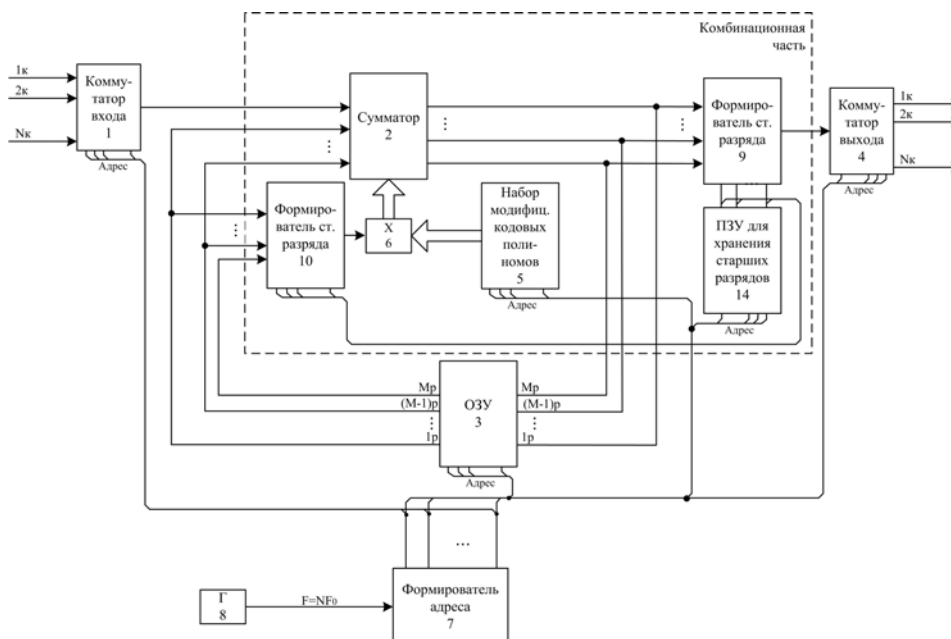


Рис. 4. Структурная схема устройства формирования остатков в многоканальных кодах

Выводы

Разработанный метод и устройство формирования остатков расширяют техническую базу проектирования многоканальных систем связи с использованием помехоустойчивого кодирования, направлены на повышение эффективности использования коммуникационных средств и пригодны для практического применения.

Литература

1. Рекомендация V-41 МККТТ. – Женева, 1976. – 349 с.
2. Пат. 30628 Україна, МПК Н 03 М 7/14, G 06 F 7/00. Спосіб отримання залишку по модулю незвідного багаточлена / Фауре Д. В., Фауре Е. В., Швидкий В. В.; заявник та патентовласник ЧДТУ. – № u200708546; заявл. 25.07.2007; опубл. 11.03.2008, Бюл. № 5.
3. Пат. 82053 Україна, МПК Н 04 J 11/00. Спосіб багатоканальної передачі дискретної інформації / Голубничий О. Г., Любімов О. Д., заявник та патентовласник Голубничий О. Г., Любімов О. Д. – № 20040402844; заявл. 19.04.2004; опубл. 11.03.2008, Бюл. № 5.
4. Пат. 2060602 Російська федерація, МПК Н 05 К 10/00. Устройство для многоканальной обработки информации / Ткаченко А.В., Красиков С.А.; заявник та патентовласник Краснодарське вище військово командно-інженерне училище ракетних військ. – № 5022441/09; заявл. 13.01.1992; опубл. 20.05.1996.
5. Швидкий В. В. Групповая обработка сигналов многоканальными конечными автоматами / В. В. Швидкий // Техника средств связи. Серия ТПС. – 1978. – Вып. 4 (25). – С. 58– 64.

Надійшла 18.9.2010 р.