

I. В. ГУЛА, Л. В. КАРПОВА, В. М. МЕЛЬНИЧУК, О. І. ПОЛІКАРОВСЬКИХ
Хмельницький національний університет

МЕТОД ЗМЕНШЕННЯ ПЕРІОДИЧНОЇ СКЛАДОВОЇ ШУМІВ ЦИФРОВИХ СИНТЕЗАТОРІВ ПРЯМОГО СИНТЕЗУ

Розглянуто джерела виникнення шумів та бічних складових у спектрах прямих цифрових синтезаторів частоти – DDS. Виконано математичний аналіз виникнення шумів у синтезаторах цього типу. Розглянуто метод для зменшення періодичної складової у вихідному спектрі прямого цифрового синтезу. Застосування запропонованого методу зменшення періодичної складової дозволить зменшити рівні бічних складових у синтезаторах DDS типу. Розглянуто методи підвищення якості спектральних характеристик синтезованих сигналів обчислювальних синтезаторів частоти. Запропоновані структури синтезаторів із покращеними спектральними характеристиками. Застосування запропонованих структур синтезаторів дозволить зменшити рівні позасмугових випромінювань апаратури радіозв'язку, що використовує цифрові обчислювальні синтезатори.

Ключові слова: Software Defined Radio (SDR), АЦП, ЦАП, прямий синтезатор частоти.

I. V. HULA, L. V. KARPOVA, V. M. MELNYCHUK, O. I. POLIKAROVSKYKH
Khmelnytskyi National University

METHOD OF REDUCING PERIODIC COMPONENT NOISES DIGITAL SYNTHESIZERS DIRECT SYNTHESIS

Considered sources of noise and lateral components in the spectra of direct digital frequency synthesizers - DDS. A mathematical analysis of noise in this type of synthesizers. The method for reducing the periodic component in the output spectrum of direct digital synthesis. Application of the proposed method reduce the periodic component will reduce the level of lateral components in DDS synthesizers type. Methods of improving the quality of the spectral characteristics of the synthesized signal DDS. The proposed structure DDS with improved spectral characteristics. Application of the proposed structures synthesizers will reduce the level of spurs outside the band radio equipment that uses DDS. *The methods and means of reducing the lateral spectral components in the output spectrum of the classical computational synthesizer based on accumulative adder. We found that it is possible to build a synthesizer with high tactical and technical characteristics of the algorithm used by Wheatley. The possibilities of the application of new mathematical approaches for building adders without a problem propagation delay signal transfer from the category in the category codeword. Consider a Boolean algebra operations over a couple of numbers and the theory of Galois fields to improve performance synthesizer. The mathematical apparatus will build a digital computer synthesizer with lower levels of lateral components in the spectrum of the output signal, due to some complications of the internal structure of the synthesizer using two additional adders and pseudo-random number generator.*

Keywords: Software Defined Radio (SDR), ADC, DAC, direct frequency synthesizer (DDS).

Постановка задачі

На сьогодні активно ведуться розробки технології, що отримала загальну назву Software Defined Radio (SDR) [1]. Вихідним елементом радіопередавача у такій технології є, як правило, цифровий синтезатор частоти з можливістю модуляції усіх базових параметрів сигналу (фази, частоти, амплітуди). Параметри такого синтезатора визначають якість роботи систем побудованих за технологією SDR. У процесі роботи DDS синтезатора виникає цілий ряд джерел похибок і шумів синтезатора, що призводить до погіршення тактико-технічних характеристик такої апаратури. Завданням роботи є виявлення оптимальної побудови внутрішньої структури синтезатора з метою мінімізації шумів систем SDR.

Обчислювальним синтезаторам притаманна операція квантування відліків фази та амплітуди синтезованих сигналів, що призводить до появи у вихідному спектрі бічних складових квазівипадкового характеру. Їх суму у деякому діапазоні частот зазвичай називають шумом квантування. Відповідно говорять про рівень шумових бічних складових або про рівень шуму квантування [2]. Теоретично, за рівності розрядності накопичувального суматора, модуля пам'яті і ЦАП, відношення сигнал/шум на виході ЦОС (Цифрового Обчислювального Синтезатора) може складати більше 190 дБ. Проте, на жаль, технологія виготовлення ВІС (великих інтегральних схем) не дозволяє досягнути такого значення розрядності перетворювача фаза-амплітуда і ЦАП. Як правило, у реальних синтезаторах використовується накопичувальний суматор із розрядністю 32 біта, розрядністю пам'яті 12–16 біт, розрядність шини даних 8–16 одиниць. Це приводить до виникнення помилок у вигляді амплітудного і фазового шуму, що потребує пошуку нові технічні рішення для побудови пристроїв компенсації різного роду помилок.

Аналіз досліджень та публікацій

Проаналізуємо основні джерела шумів, що виникають у DDS. Як правило, у DDS синтезаторі виділяють шість джерел шумів, що символічно зображені на рис. 1.

Цими джерелами є: e_p – операція відсікання адресу перед перетворювачем фаза-амплітуда (постійна пам'ять із записок відліків функції синус), e_{comp} – спотворення від стиснення синусоїдальної функції у постійній пам'яті, e_A – точність збереження амплітуди функції синуса, що зберігається у постійному запам'ятовуючому пристрої, n_{clk} – фазовий шум тактової частоти, Δf – похибка частоти.

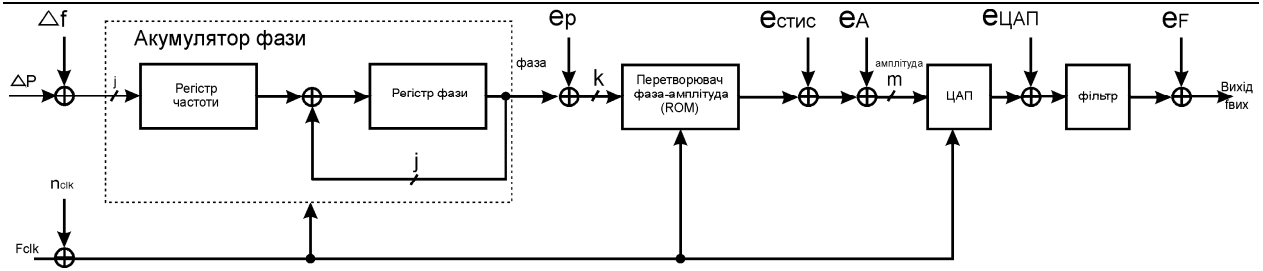


Рис. 1. Структурна схема DDS із джерелами виникнення шумів

Основним джерелом похибок синтезу є ефект виникнення спотворення синтезованого сигналу в процесі відкидання молодших розрядів регістру фази, тобто перетворення j -розрядного слова у k -розрядне. Розглянемо більш детально цей процес.

В ідеальному випадку без цієї процедури відсікання молодших біт – вихідна послідовність відліків синтезованого сигналу може бути представлена:

$$s(n) = \sin\left(2\pi \frac{\Delta P}{2^j} n\right). \quad (1)$$

Через те, що об'єм пам'яті, що використовується у синтезаторах, обмежений здійснюється процедура усічення кодового слова з j до k -біт, що приводить до перетворення виразу 1 у 2 (квадратні дужки [] тут означають процедуру усічення значення фазового акумулятора до цілого числа):

$$s(n) = \sin\left(\frac{2\pi}{2^k} \left[\frac{\Delta P}{2^{j-k}} n \right]\right). \quad (2)$$

Цей вираз може бути представлено:

$$s(n) = \sin\left(\frac{2\pi}{2^j} (\Delta P n - e_p(n))\right), \quad (3)$$

де $e_p(n)$ – помилка відсікання фази. Фазові помилки послідовності відліків обмежені за своїм максимальним значенням

$$e_p(n) < 2^{j-k},$$

та мають той самий період. Помилки відсікання фази виникають лише тоді, коли $GCD(\Delta P, 2^j)$ менший ніж 2^{j-k} . Якщо ж $GCD(\Delta P, 2^j)$ рівний або більший за 2^{j-k} , тоді молодші біти фази дорівнюють нулеві і фазових помилок не виникає.

Процес відсікання фази має так само періодичну природу, що призводить до виникнення спотворень кратних основній тактовій частоті. Розглянемо їх природу докладніше. Приріст фази може бути визначений

$$\Delta P = W + L/M,$$

де L та M не мають спільного дільника. W – ціла частина значення прирости фази, дробова частина – L/M . Тільки ціла частина здатна адресувати постійний запам'ятовуючий пристрій. Якщо L та M прості числа, то M – найменше ціле, що робить приріст фази цілим числом: $M\Delta P = M(W + L/M)$. Отже вихідна послідовність даних, що виходить з постійної пам'яті має спільний період MT_{clk} , де M дорівнює:

$$M = \frac{2^{j-k}}{GCD(\Delta P, 2^j)}. \quad (4)$$

Тут $GCD(\Delta P, 2^j)$ – найбільший спільний дільник фазового приросту ΔP та 2^{j-k} . А кількість додаткових складових у спектрі може бути обчислено наступним чином:

$$Y = \frac{2^{j-k}}{GCD(\Delta P, 2^{j-k})} - 1 = M - 1. \quad (5)$$

Спробуємо проаналізувати спектр вихідного сигналу синтезатора прямого синтезу за умови застосування відсікання фази. Один відлік синусоїдального сигналу $e^{j\omega_0 t}$ у нашому випадку може бути представлено

$$G(\omega) = \frac{1}{T_{clk}} \sum_{r=-\infty}^{\infty} A(r) 2\pi \delta[\omega - \omega_0 - r(2\pi/MT_{clk})], \quad (6)$$

де коефіцієнт $A(r)$ обчислюється як:

$$A(r) = \sum_{m=0}^{M-1} \left[\frac{1}{M} e^{-j2\pi m f_0 / f_{clk}} \right] e^{-jrm(2\pi/M)}, \quad (7)$$

та $f_{clk} = 1/T_{clk}$, а $f_0 = \omega_0/2\pi$, $\{t_m T_{clk}, m = 0, 1, 2, \dots, M-1\}$.

Аналіз виразів 6 та 7 в результаті дає можливість визначити амплітуди кожної з додаткових складових, що виникають у спектрі синусоїдального сигналу [2]. З виразу 7 отримуємо дискретне перетворення Фур'є сигналу DDS синтезатора

$$A(r, L, M, N) = \sum_{m=0}^{M-1} \left[\frac{1}{M} e^{-j2\pi(mL)_M/MN} \right] e^{-jrm(2\pi/M)}. \quad (8)$$

Застосування теореми Парсеваля до виразу 8 дає змогу обчислити значення амплітуди кожної із додаткових складових, що виникають у процесі відсікання молодших біт фазового слова. Співвідношення сигнал/шум синтезатора може бути обчислено наступним чином:

$$\frac{S}{N} = 10 \log_{10} \left[\frac{|A(0, L, M, N)|^2}{1 - |A(0, L, M, N)|^2} \right], \quad (9)$$

де $|A(0, L, M, N)|^2$ може бути визначено з (8):

$$|A(0, L, M, N)|^2 = \left[\frac{\sin^2(\pi/N)}{(\pi/N)^2} \frac{(\pi/MN)^2}{\sin^2(\pi/MN)} \right]. \quad (10)$$

Аналіз виразів 9 та 10 показує, що у спектрі сигналу DDS синтезатора існують спектральні бічні спектральні складові, див. рис. 2.

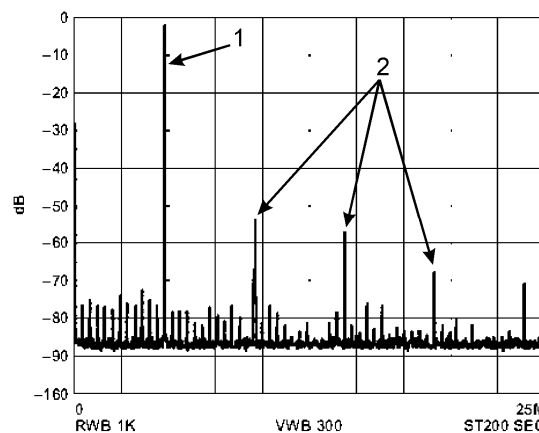


Рис. 2. Типовий вигляд спектру DDS синтезатора частоти: 1 – основна синтезована частота, 2 – бічні складові, що виникають внаслідок відсікання молодших розрядів фазового слова [3]

Розподіл цих складових, та їх амплітуди можуть бути обчислені за формулами 9 та 10. Ці складові виникають внаслідок обмеження пам'яті синтезатора. Процес відсікання фази носить періодичний характер і таким чином призводить до виникнення спотворень.

Окремо фазові та амплітудні шуми у DDS можуть бути обчислені з наступних співвідношень. Фазовий шум, що виникає у процесі квантування фази, визначається за формулою:

$$D_\phi = 20 \lg \left[\frac{\pi}{2^{q+1} \sqrt{12}} \right], \quad (11)$$

де q – число відліків квантування фази на чверть періоду гармонійного сигналу. Квантування за рівнями в перетворювачі фаза-амплітуда створює амплітудний шум

$$D_a = 20 \lg \left[\frac{1}{\sqrt{6(2^n - 1)}} \right], \quad (12)$$

де n – кількість вихідних розрядів відліків перетворювача фаза-амплітуда на чверть періоду синусоїдального сигналу або розрядність ЦАП без врахування розрядів керування сегментами.

В [4] показано, що в більшості сучасних ЦОС використовується достатньо висока на даному етапі розвитку мікроелектроніки розрядність ЦАП, яка складає 10–16 розрядів. Це забезпечує рівень вищих гармонік у вихідному сигналі не більше 20...15 дБ. При цьому також знижується рівень дискретних компонентів спектру поблизу носійної, що проявляється у випадку нецілого числа. Розглянемо деякі способи корекції такого роду складових:

- 1) спеціальний вибір кроку дискретизації за рівнями;
- 2) індивідуальна калібровка і вирівнювання рівнів спрацювання ключів у ЦАП і якості перехідних процесів;
- 3) використання двох чи трьох ступенів вибірок із вихідного сигналу ЦАП, що виключають вплив початкового процесу після перемикання;

4) використання подільників частоти з коефіцієнтом $N/(N+1)$ у складі схеми формування опорного колювання, що покращує співвідношення між вихідною і тактовими частотами для деяких несприятливих співвідношень вказаних частот;

5) формування на вході молодшого розряду ЦАП псевдовипадкової послідовності для розширення спектру паразитних спектральних складових (ПСС);

6) збільшення періоду повторення помилок усереднення використанням більш довгої псевдовипадкової послідовності;

7) стохастизація (рандомізація) вихідних сигналів ЦОС.

Перші чотири способи знижують величину похибки дискретизації, а останні три призводять до того, що спектральна густина потужності зосереджених за частотою паразитних спектральних складових розподіляється більш рівномірно, наближається до рівня шумових складових.

Найвідомішим методом для зменшення рівнів бічних складових є описаний у літературі модифікований накопичувач фази Ніколаса [2].

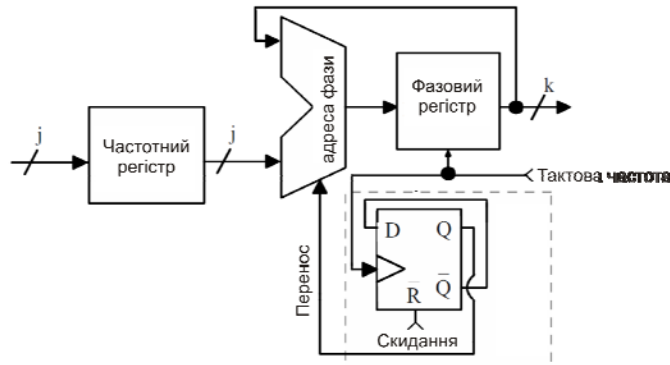


Рис. 3. Модифікований накопичувач фази Ніколаса

Алгоритм функціонування цифрового обчислювального синтезатора дозволяє розробити доволі простий спосіб зменшення рівнів бічних складових у найгіршому випадку на 4 дБ. В структуру класичного фазового акумулятора вводиться додатковий елемент у відповідності до рис. 3. Така структура не порушує періодичність помилки послідовностей, однак розподіляє потужність бічних складових у пікових викидах за шириною спектра.

Якщо найбільший спільний дільник $НСД(\Delta P, 2^{j-k})$, де ΔP – значення у частотному реєстрі, рівний 2^{j-k-1} , то потужність бічних викидів сконцентрується у одному пікові (рис. 2). Найгірший випадок відношення потужності носійної до потужності бічної складової визначається так [2]

$$\frac{C}{S} = (6,02k - 3,992)дБн, \tag{13}$$

де k – розрядність слова вихідного сигналу фазового накопичувача, що використовується як адреса в перетворювачі фаза-амплітуда. При моделюванні з параметрами розрядність накопичувача $j=12$, $k=8$, розрядність даних на виході ПЗП $m=10$, $\Delta P=264$, відношення носійної до бічних складових складо 44,24 дБ (рис. 4).

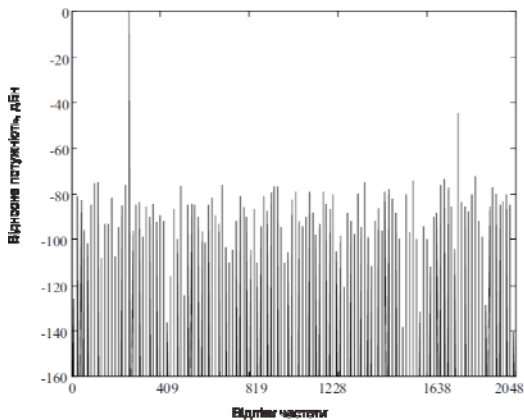


Рис. 4. Розподіл бічних складових, що виникають у процесі відсікання бітів фази класичного синтезатора. При моделюванні з параметрами розрядність накопичувача $j=12$, $k=8$, розрядність даних на виході ПЗП $m=10$, $\Delta P=264$

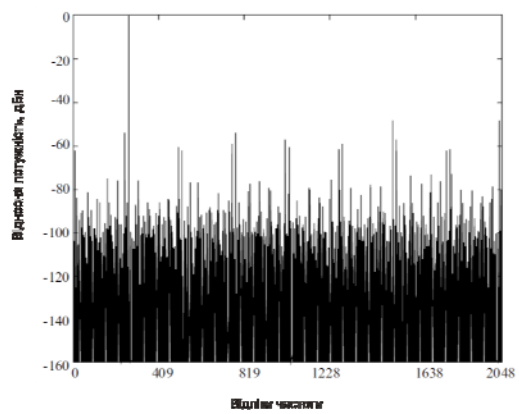


Рис. 5. Розподіл бічних складових, що виникають у процесі відсікання бітів фази класичного синтезатора. При моделюванні з параметрами розрядність накопичувача $j=12$, $k=8$, розрядність даних на виході ПЗП $m=10$, $\Delta P=265$

При $НСД(\Delta P, 2^{j-k}) = 1$ потужність бічних викидів дробиться на велику кількість окремих «піків»

(рис. 5). Якщо $j - k \gg 1$, то співвідношення потужності носійної до потужності бічної складової $C/S \approx 6,02k$ дБн. Моделюючи параметри ті ж самі, що на рис. 4, лише $\Delta P = 265$ співвідношення сигнал/шум складе 48,08 дБ. Незручність модифікації полягає у тому, що воно вводить зміщення у частоту вихідного сигналу ЦОС:

$$f_{\text{відстройки}} = \frac{f_{\text{тактова}}}{2^{j+1}}, \tag{14}$$

де $f_{\text{тактова}}$ – тактова частота ЦОС. І при цьому відстройка буде незначною, якщо частота відліків буде невисокою, а розрядність фазового суматора великою.

У роботі [2] запропоновано до сигналу фазового акумулятора додавати псевдовипадкову послідовність з великим періодом повторення. Структурна схема запропонованого методу представлена на рис. 6.

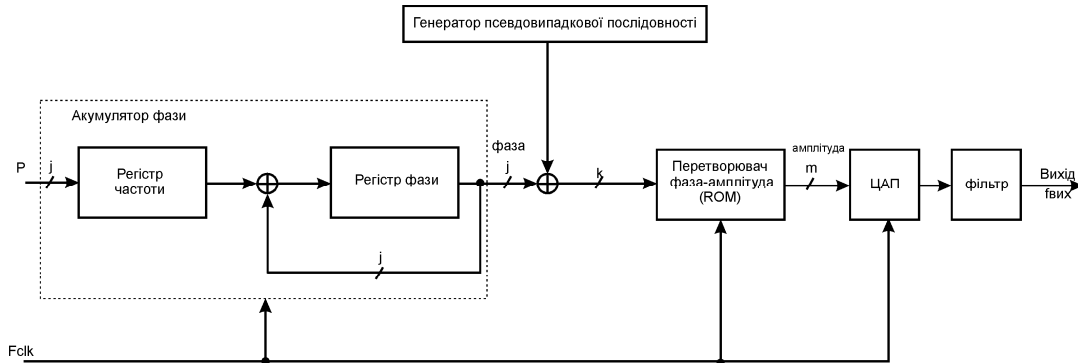


Рис. 6. Додавання псевдовипадкової послідовності до вихідного сигналу фазового акумулятора [2]

Псевдовипадкова послідовність, що синтезована на регістрах зсуву, елементах Виключного-АБО, і має період повторення набагато більший ніж період синтезованого сигналу, додається до значення фазового акумулятора. Цей метод може досягти зменшення бічних складових на 12 дБ. Існують також методи зменшення рівнів бічних складових шляхом додавання псевдовипадкових сигналів до амплітуди вихідного сигналу, а також комбінація цих методів [2]. Недоліком методів, що розглянуті, є зростання загального рівня шумів у синтезаторі. Промодельємо синтезатор, що представлено на рис. 6 у середовищі MATLAB/Simulink. Модель представлено на рис 7.

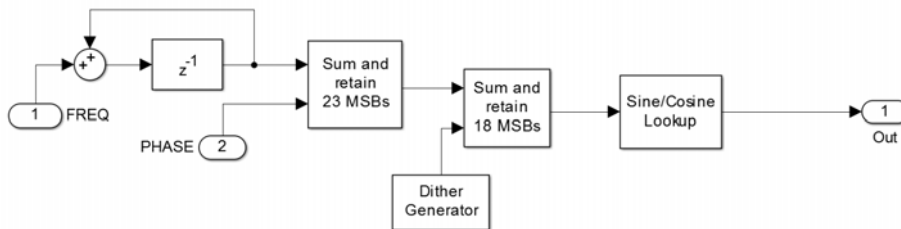


Рис. 7. Імітаційна модель DDS синтезатора у середовищі MATLAB/Simulink із генератором псевдовипадкової послідовності на регістрах зсуву

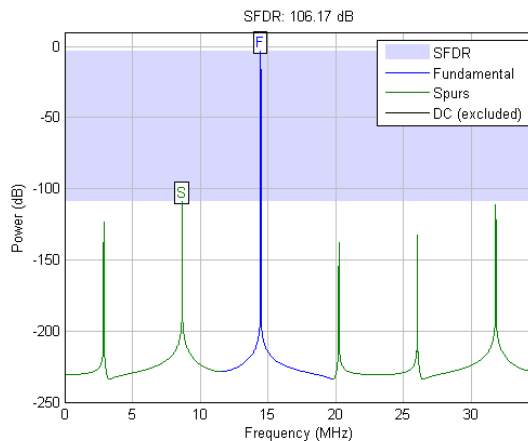


Рис. 8. Імітаційна модель DDS синтезатора у середовищі MATLAB/Simulink без додавання псевдо шумової послідовності

Моделювання роботи DDS синтезатора у середовищі MATLAB\Simulink із генератором псевдовипадкової послідовності на регістрах зсуву дало можливість встановити граничні межі запропонованого методу покращення спектрального складу сигналу. На рис. 8, 9, 10 представлено теоретично досяжні значення смуги SFDR для синтезованої частоти 14,44 МГц.

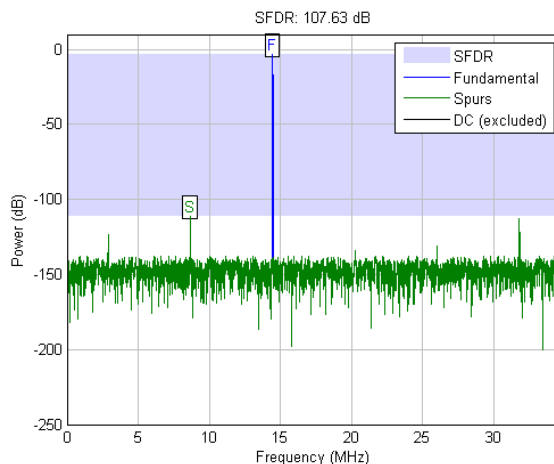


Рис. 9. Імітаційна модель DDS синтезатора у середовищі MATLAB\Simulink із генератором псевдовипадкової послідовності на регістрах зсуву із додаванням трьохбітного джитеру

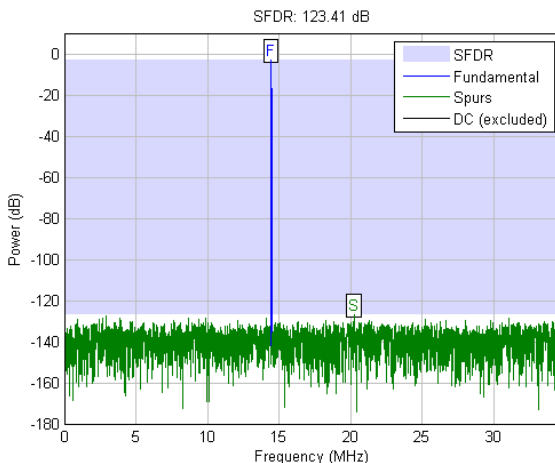


Рис. 10. Імітаційна модель DDS синтезатора у середовищі MATLAB\Simulink із генератором псевдовипадкової послідовності на регістрах зсуву із додаванням п'яти бітного джитеру

Результати моделювання розмістимо у таблиці 1.

Таблиця 1

Значення SFDR (dB) за різного значення глибини (bit) псевдошумової послідовності				
Кількість біт джитеру, що додається	0	3	5	7
SFDR (dB)	106.17	107.63	123.41	113.72

Як видно з таблиці, спостерігається максимум при кількості біт джитеру у 5 біт, після чого рівень псевдо шумових компонентів починає перевищувати потужність окремих спурів. І ширина SFDR починає зменшуватись. Запропонуємо новий підхід до побудови DDS з широким параметром SFDR.

Пропонуємо методом подавлення бічних складових у DDS є додавання вихідних сигналів від багатьох DDS синтезаторів, як це показано на рис. 11.

Від такого методу можна очікувати зменшення рівня бічних складових внаслідок декореляції вихідних сигналів у багатьох каналах. Розглянемо суму двох напруг з різних каналів:

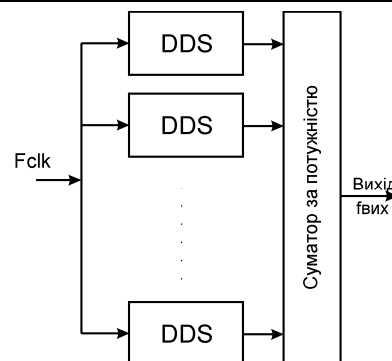


Рис. 11. Паралельна структура синтезатора DDS

$$U(t) = V_1(t) + V_2(t) = U_1 \cos(\omega t + \theta_0 + \varphi_1) + U_2 \cos(\omega t + \theta_0 + \varphi_2). \quad (15)$$

Напруги складаються на резисторі номіналом – 1 Ом, де θ_0 – початкова фаза однакова для усіх каналів, φ_i – випадкова фазова помилка що виникає у конкретному i - каналі синтезатора. Середня розсіявана потужність на вихідному резисторі:

$$P = \frac{1}{2}U_1^2 + \frac{1}{2}U_2^2 + U_1 U_2 \cos(\varphi), \quad (16)$$

де $\varphi = \varphi_2 - \varphi_1$. Якщо φ_1 та φ_2 – незалежні випадкові величини нормально розподілені від 0 до 2π , тоді сигнали $V_1(t)$ та $V_2(t)$ є некорельованими. Відношення потужностей корельованого сигналу до некорельованого можна визначити так:

$$\frac{P_{out}}{P_{in}} = \frac{2U^2}{U^2} = 2. \quad (17)$$

Розширюючи висновок (17) на N -канальну систему маємо:

$$\frac{P_{out}}{P_{in}} = \frac{N^2 U^2}{N U^2} = N. \quad (18)$$

Отже, застосування у випадку, коли сигнали з синтезаторів є некорельованими, можливий вигреш за потужністю у N разів. Проте у випадку застосування ідентичних каналів у паралельній структурі DDS синтезаторів у випадку надходження однакового кодового слова у кожного з синтезаторів у масиві будуть синтезуватись такі самі помилки. Таким чином на виході масиву когерентно виникнуть такі самі бічні складові, так само підсилені в N разів, як і основна синтезована частота.

Застосуємо метод додавання псевдовипадкової послідовності до паралельної структури синтезаторів DDS. Застосування цього методу до кожного з каналів призведе до того, що шуми кожного індивідуального каналу стануть некогерентними. А отже рівень бічних складових буде подавлено в N раз, а потужність основного вихідного сигналу синтезатора зросте в N раз. Структурна схема синтезатора з додаванням псевдовипадкової послідовності до кожного індивідуального каналу представлена на рис. 12. Застосування цього методу дозволить бічні складові синтезованого сигналу на $20\log N$ дБ. Проте застосування його призведе до значного ускладнення структури синтезатора та нерационального використання апаратних ресурсів. Для спрощення структурної схеми, що запропонована на рис. 13 застосуємо єдиний акумулятор фази для усіх синтезаторів DDS. А вихід цього акумулятора через мультиплексом будемо складати з вихідним сигналом джитер генератора для кожного індивідуального каналу. Відповідно сигнал з суматорів цих каналів буде надходити на постійний запам'ятовуючий пристрій індивідуального каналу, звідки сигнали відліків функції синус надходять на індивідуальний ЦАП кожного каналу.

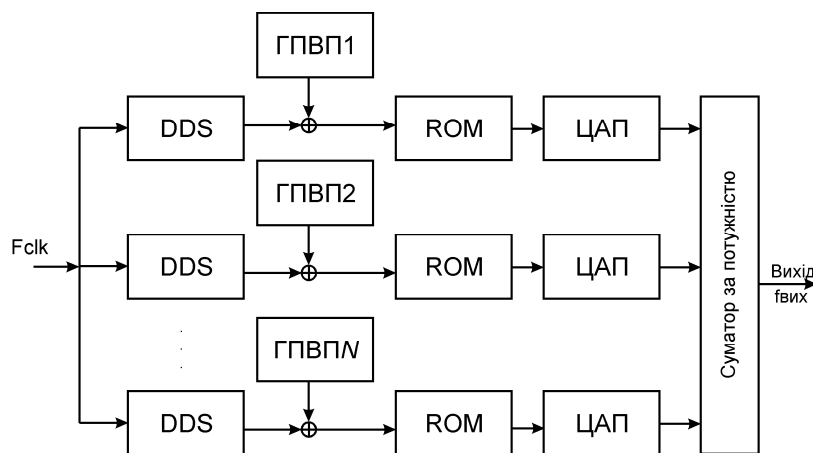


Рис. 12. Структурна схема синтезатора з додаванням псевдовипадкової послідовності до кожного індивідуального каналу

Потужності каналів складаються у суматорі – таким чином формується вихідний сигнал. Така структура може бути реалізована у мікросхемі FPGA технології. У такій структурі вдасться подолати бічні складові, проте такий синтезатор буде вимагати в N раз більший об'єм постійного запам'ятовуючого пристрою ніж одиничний синтезатор, але цей об'єм буде все ж таки меншим ніж об'єм пам'яті синтезатора без процесу відсікання молодших біт фазового слова. Така паралельна структура не призводить до зменшення максимальної частоти синтезу.

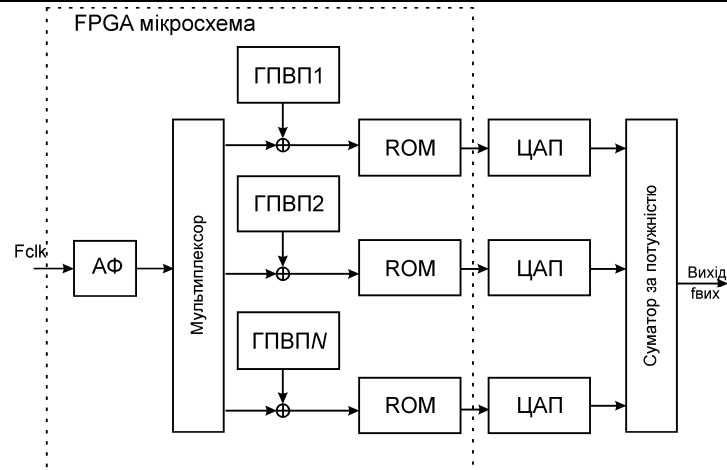


Рис. 13. Структурна схема синтезатора з додаванням псевдовипадкової послідовності до кожного індивідуального каналу із загальним акумулятором фази (АФ)

Проте у деяких випадках зростання об'єму постійного запам'ятовуючого пристрою може бути неприйнятною, через архітектурні особливості конкретних мікросхем ПЛІС. Тому може бути запропонована структурна схема паралельного синтезатору додаванням псевдовипадкової послідовності до кожного індивідуального каналу із загальним акумулятором фази та спільною пам'яттю для зберігання відліків синусоїдальної функції, що представлена на рис. 14. У цій структурі виходи суматорів псевдовипадкових послідовностей з фазовою послідовністю потрапляють у мультиплексор, який направляє їх у єдиний постійний запам'ятовуючий пристрій. Інший мультиплексор необхідний для каскадування виходу ROM на індивідуальні ЦАП кожного каналу. Апаратні затрати на постійну пам'ять у такій структурі будуть зменшені, проте швидкість обробки сигналів впаде в N разів. Це падіння може бути зменшене за рахунок застосування конвеєрної технології, що дозволить майже не зменшувати максимальні синтезовані частоти.

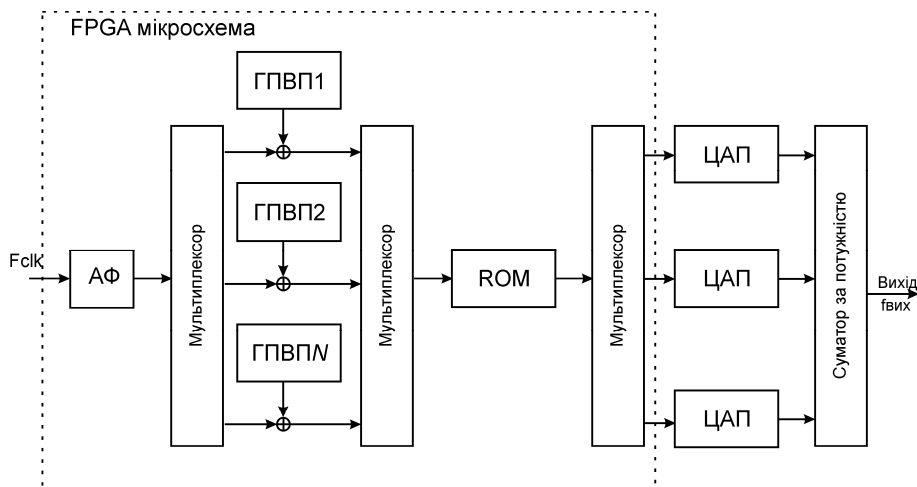


Рис. 14. Структурна схема синтезатора з додаванням псевдовипадкової послідовності до кожного індивідуального каналу із загальним акумулятором фази та спільною пам'яттю для зберігання відліків синусоїдальної функції

Якість синтезованого сигналу у таких синтезаторах буде в основному забезпечуватись якістю вихідних цифро-аналогових перетворювачів (в основному їх нелінійних властивостей).

Іншим ефективним методом подавлення бічних складових у спектрі вихідного сигналу є метод псевдо шумового формування і методика рандомізації, запропонована Вітлі [4].

Пристрій, що складається з накопичувального суматора і генератора випадкових чисел (рис. 15), генерує прямокутні імпульси. Під час кожного переповнення накопичувального суматора до його вмісту додається випадкове число X , $X, 0 < X < K-1$. У той самий час попереднє значення X віднімається. Віднімання виконується таким чином, щоб середнє значення $X(i) - X(i-1)$ перетворювалась в нуль, а середня частота вихідних коливань лишалась такою самою, якою була задана сигналом керування. У результаті під час кожного переповнення накопичувального суматора до його вмісту додається випадкове число $-(K-1)/2 < X' < (K-1)/2$. Зазвичай X формується як послідовність псевдовипадкових чисел, які широко використовують кодування інформації тощо.

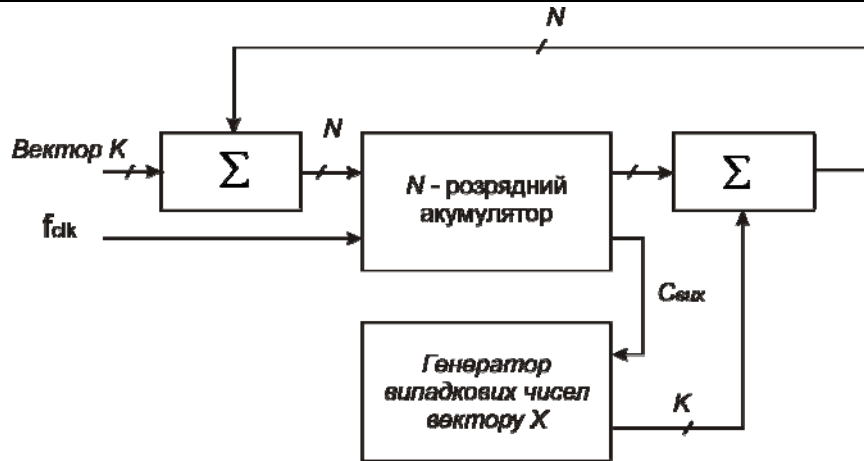


Рис. 15. Структурна схема рандомізатора Вітлі

Щоб проаналізувати результат, позначимо фазову помилку, що викликана дискретністю синтезатора, як e_c , $e_c < K$. Ймовірності того, що у такті T , помилка буде e_c або $T - e_c$, рівні

$$p(e_c) = e_c / K ;$$

$$p(T - e_c) = 1 - e_c / K .$$

Середнє значення помилки затримки:

$$\tau_{cp} = \tau p(e_c) + (T - \tau) p(T - e_c) . \tag{19}$$

Таким чином, у середньому переповнення накопичувального суматора синтезатора, що використовує схему рандомізованої модуляції фази, відбувається у ті самі моменти часу, що і у звичайному синтезаторі. Це означає, що середній період синтезованої частоти не залежить від миттєвих значень вмісту накопичувального суматора, тому вихідна частота цього синтезатора однозначно і точно визначається значенням коду частоти. При цьому важливим є той факт, що час настання переповнення суматора не залежить від початкової фазової помилки. Це означає, що навіть якщо сусідні значення фазової помилки на початковому етапі корельовані, додавання випадкової величини X не впливає на середній час переповнення накопичувального суматора і усі бічні дискретні лінії у спектрі, що виникають внаслідок когерентності похибки, ліквідовуються. Таким чином, на виході замість дискретних бокових ліній буде з'являтися неперервний шум, пов'язаний з випадковістю між моментами перемикавання накопичувального суматора. При цьому максимальний рівень бічних складових знижується. Ця процедура може перетворити усю енергію паразитного сигналу в енергію фазового шуму. Відношення спектральної густини шуму до потужності корисної гармоніки складає

$$\frac{N_0}{C} = \frac{\pi^2 f}{f_{clk}} , \tag{20}$$

де f_{clk} – тактова частота синтезатора.

Новизна процедури Вітлі полягає у її принципі; проте її важко реалізувати, особливо у високошвидкісній логіці, тому практичне значення цього методу було обмежене.

Найбільшою перепоною на шляху реалізації методу Вітлі лежить обмежена швидкодія суматорів, які використовуються як у структурі накопичувального суматора так і у колах додавання/віднімання псевдовипадкових чисел. Реальне застосування цього методу можливе лише із застосуванням суматорів, які здатні додавати числа за один або кілька тактів. Такі суматори будуються на принципах, що закладені у теорії системи залишкових класів [7].

Аналіз структури операційного пристрою [8] сумування в системі залишкових класів показує, що при використанні суматорів з розрядністю $k = 16-64$ швидкодія у системі залишкових класів перевищує швидкоддю суматорів у класичній бінарній системі в 5–9 разів. Застосування системи залишкових класів у структурі фазового акумулятора DDS синтезатора, що представлено на рис. 15 дасть можливість наблизитись до теоретичного максимуму співвідношення сигнал/шум у DDS синтезаторах.

Висновки

Розглянуто принципи організації прямих цифрових синтезаторів частоти – DDS. Виконано математичний аналіз функціонування основних елементів такого синтезатора. Розглянуто основні джерела похибок, що виникають у таких синтезаторах. Розглянуто можливості застосування паралельних структур для зменшення загального рівня шумів, та абсолютних рівнів бічних складових основного синтезованого сигналу. Отже застосування паралельних структур цифрових синтезаторів прямого синтезу DDS значно покращує шумові характеристики синтезаторів, проте ускладнює їх внутрішню будову. Розглянуто кілька методів спрощення паралельних синтезаторів прямого цифрового синтезу. Запропоновані синтезатори можуть бути використані у апаратурі, до якої висуваються вимоги високої точності синтезу частоти з одночасним забезпеченням спектральної чистоти синтезованого сигналу.

Розглянуто методи та способи зменшення бічних спектральних складових у вихідному спектрі класичного обчислювального синтезатора на основі накопичувального суматора. Виявлено, що можливо побудувати синтезатор із високими тактико-технічними характеристиками за рахунок використання алгоритму Вітлі. Розглянуто можливості застосування нових математичних підходів для побудови суматорів без проблеми затримки поширення сигналів переносу із розряду у розряд кодового слова. Наведений математичний апарат дозволить побудувати цифровий обчислювальний синтезатор із меншими рівнями бічних складових у спектрі вихідного сигналу, за рахунок деякого ускладнення внутрішньої будови синтезатора із використанням двох додаткових суматорів та генератора псевдовипадкових чисел.

Література

1. Grayver, Eugene. (2013). Implementing Software Defined Radio. Implementing Software Defined Radio. 9–35. 10.1007/978-1-4419-9332-8_3.
2. Vankka J. Direct Digital Synthesizers: Theory, Design and Applications / J. Vankka // Helsinki University of Technology. – 2000. – S. 192.
3. Yuanwang Yang, Jingye Cai A Novel DDS Structure with Low Phase Noise and spurs / Yuanwang Yang // UESTC, Chengdu. – 2011.
4. Byung-Do Yang, Jang-Hong Choi, Seon-Ho Han. An 800-MHz Low-Power Direct digital Frequency synthesizer With an On-Chip D/A converter. *IEEE Journal of solid-state circuits*, 2004, vol. 39, 5. DOI: 10.1109/JSSC.2004.826323
5. D. E. Calbaza and Y. Savaria, "Jitter model of direct digital synthesis clock generators," ISCAS'99. Proceedings of the 1999 IEEE International Symposium on Circuits and Systems VLSI (Cat. No.99CH36349), Orlando, FL, 1999, pp. 1–4, vol. 1. DOI: 10.1109/ISCAS.1999.7777913
6. P.V. Ananda Mohan Residue Number Systems. Theory and Applications. Birkhäuser Basel. X, 351. DOI 10.1007/978-3-319-41385-3
7. "The new type of phase accumulator for DDS", *Microwave and Telecommunication Technology (CriMiCo)*, 2007 17th International Crimean Conference. DOI: 10.1109/CRIMICO.2007.436871

Рецензія/Peer review : 14.2.2019 р.

Надрукована/Printed : 10.4.2019 р.
Рецензент: д.т.н., проф. Бойко Ю.М.