

РЕАЛІЗАЦІЯ ЦИФРОВОГО ГЕНЕРАТОРА ПЕРІОДИЧНИХ СИГНАЛІВ НА ПРОГРАМОВАНИХ ЛОГІЧНИХ ІНТЕГРАЛЬНИХ СХЕМАХ

Запропоновано схему процесу цифрового генерування періодичного сигналу на базі прямого методу синтезу частоти та наведений опис роботи цифрового генератора періодичних сигналів на базі прямого методу синтезу частоти. В середовищі Quartus розроблено та досліджено функціональну схему цифрового генератора періодичних сигналів на базі прямого методу синтезу частоти. Представлені осцилограми, які підтверджують працездатність розробленого цифрового генератора періодичних сигналів на програмованих логічних схемах (ПЛІС). Наведені технічні характеристики, які вказують на те, що завдяки наявності апаратного помножувача у схемі цифрового генератора періодичних сигналів на базі прямого методу синтезу частоти максимальна частота вихідного синусоїдального сигналу на тактовій 64 МГц може досягати 32 МГц.

Ключові слова: цифровий генератор, періодичний сигнал, прямий метод синтезу частоти, цифро-аналогове перетворення.

V.S. PETRUSHAK

Khmelnitskyi National University

IMPLEMENTATION OF DIGITAL GENERATOR OF PERIODIC SIGNALS ON PROGRAMMED LOGICAL DEVICES

The main purpose of the digital oscillator is the formation of periodic signals of various shapes. Modern digital oscillators based on the direct method of frequency synthesis operate in the range from a fraction of hertz to tens and hundreds of gigahertz. They are used in equipment of different function, replacing it with simple auto-oscillators. At the same time, such oscillators are characterized by all the disadvantages of digital signal processing devices: quantization noise, overlaying of spectra of a digital signal, limited upper working frequency.

Therefore, the development of digital oscillators of periodic signals based on the direct method of frequency synthesis using multipliers that would occupy an intermediate position among the known and characterized by a simple and non-expensive implementation scheme is today relevant. The equation of transformation of the process of digital generation of the periodic signal on the basis of the direct method of frequency synthesis is found and the algorithm of the process of digital generation of the periodic signal on the basis of the direct method of frequency synthesis has two conditions: the first condition leads to an increase in phase increase, and the second - to a decrease. A direct method of frequency synthesis for digital generation of a high-frequency periodic signal has been further developed, in which, in contrast to the existing one, clock frequency multiplication is used, which allows to increase the frequency of the output periodic signal by 2–4 times. The scheme of the process of digital generation of the periodic signal on the basis of the direct method of frequency synthesis is offered and the description of operation of the digital generator of the periodic signals on the basis of the direct method of frequency synthesis is given. In the Quartus environment the functional scheme of the digital generator of periodic signals on the basis of a direct method of frequency synthesis is developed and investigated. The work of functional blocks included in the digital generator: adder, register, frequency divider, reversing counter, transcoding tables, control circuits, digital-to-analogue converter were investigated. Presenting oscillograms, which confirm the functional capacity of the functional units. Digital part of the circuit of the digital generator is made on the programmable logic devices of the series MAX II EPM1270F256C5. Based on the developed method, a high-frequency digital periodic signal generator based on the FPGA EPM1270F256C5 MAX II series from Intel (Altera) was created, which generates a sinusoidal signal with a frequency value of 0.1 Hz to 32 MHz at a clock frequency of 64 MHz.

Keywords: digital oscillator, periodic signal, direct digital synthesis, digital-to-analogue conversion.

Вступ

Сучасні цифрові генератори на базі прямого методу синтезу частоти працюють у діапазоні від одиниць герц до десятків і сотень гігерц. Вони використовуються в апаратурі різного призначення, замінюючи в ній прості автогенератори. Така заміна дає наступні переваги:

- істотно підвищується точність налаштування і стабільність частоти;
- спрощується процес налаштування апаратури;
- з'являється можливість програмного пере налаштування частоти і істотно збільшується швидкість зміни робочої частоти;
- відкриваються нові можливості цифрового формування модульованих радіосигналів;
- у деяких схемах синтезаторів вдається покращити спектральну чистоту сигналів у порівнянні зі звичайними автогенераторами;
- покращуються масогабаритні характеристики і надійність пристрою.

Разом з тим, таким генераторам властиві всі недоліки цифрових пристроїв обробки сигналів: шум квантування, накладення спектрів цифрового сигналу, обмежена верхня робоча частота [1].

Тому розробка цифрових генераторів періодичних сигналів на базі прямого методу синтезу частоти з використанням помножувачів [2], які б зайняли проміжне положення серед відомих та характеризувались нескладною та не високовартісною схемою реалізації є на сьогодні актуальним.

Експериментальна частина

Суть прямого методу полягає в послідовному збільшенні приросту фази [3]. Згідно зі схемою, представленою на рис. 1, процес генерування розпочинається з формування кодів приросту фази з частотою,

яка еквівалентна опорній і визначається як:

$$F_k = \frac{F_0}{q}, \quad (1)$$

де F_0 – опорна частота, а q – коефіцієнт ділення.

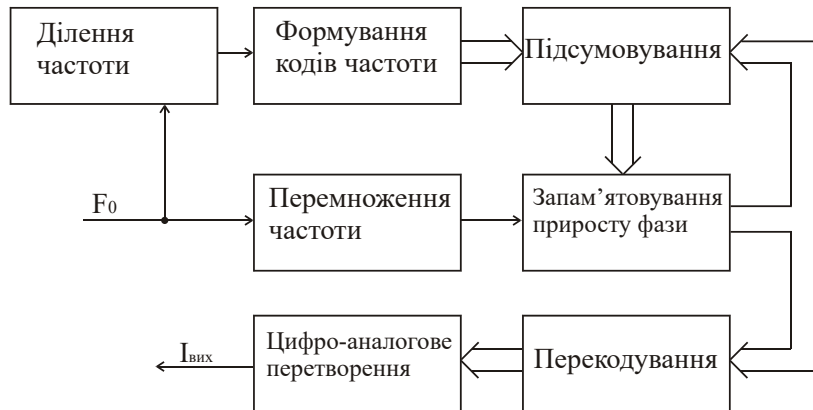


Рис. 1. Схема процесу цифрового генерування періодичного сигналу на базі прямого методу синтезу частоти

Процес формування кодів приросту фази можна описати рівнянням:

$$S_i = S_{i-1} \pm 2^n, \quad (2)$$

де n – кількість імпульсів, що надійшла на реверсивний лічильник, S_{i-1} – попереднє значення коду приросту фази.

Одночасно з процесом ділення опорної частоти відбувається і її перемноження:

$$F_T = F_0 \cdot C, \quad (3)$$

де C – коефіцієнт перемноження.

На наступному етапі відбувається підсумовування кодів приросту фази, яке можна представити рівнянням:

$$P_i = P_{i-1} + S_i, \quad (4)$$

де C – коефіцієнт перемноження, P_{i-1} – цифровий код, який збережено під час запам'ятовування приросту фази.

Під час перекодування відбувається переведення кодів приросту фази у цифрові відліки миттєвих значень періодичного сигналу. Цей процес можна описати формулою:

$$D = K(P_i), \quad (5)$$

де K – функція перетворення.

У процесі цифро аналогового перетворення відбувається перетворення цифрових значень відліків миттєвих значень періодичного сигналу у струм. Амплітуду струму вихідного періодичного сигналу можна знайти з виразу [4]:

$$I_{out} = \frac{U_0}{R} \cdot D, \quad (6)$$

де U_0 – опорне значення напруги, R – опір резистора ЦАП.

Підставивши вирази 2, 4 і 5 у вираз 6 отримаємо рівняння перетворення для процесу цифрового генерування періодичного сигналу на базі прямого методу синтезу частоти:

$$I_{out} = \frac{U_0}{R} \cdot K(P_{i-1} + S_{i-1} \pm 2^n). \quad (7)$$

У відповідності до рівняння перетворення (7) та алгоритму розроблена функціональна схема процесу цифрового генерування періодичного сигналу на базі прямого методу синтезу частоти (рис.2) та представлені осцилограми (рис. 3), які отримано в середовищі Quartus II [5] і підтверджують працездатність розробленого пристрою.

Принцип роботи схеми полягає в наступному.

Тактова частота, розділена на q , через логічний елемент *AND2*, надходить на реверсивний лічильник *count20*. Якщо на вхід plus реверсивного лічильника *count20* подано високий рівень, то відбувається збільшення двійкового коду на його виході. Якщо ж високий рівень подано на вхід minus, то зменшення. Ділення частоти відбувається за допомогою лічильника *count1024*. Двійковий сигнал з реверсивного лічильника *count20* надходить на вхід суматора *adder*. В суматорі відбувається додавання двійкового коду, який прийшов з реверсивного лічильника *count20* з двійковим кодом, який зберігається в регістрі *reg*. При цьому значення двійкового коду в регістрі *reg* поновлюється з тактовою частотою, помноженою на коефіцієнт C . За допомогою модуля *fx6*, виконаного на D -тригерах, відбувається помноження тактової частоти в 4 рази. Разом з тим двійковий код з семи старших розрядів регістра *reg* надходить на вхід дешифратора *functab7x6*. Залежно від двійкового коду на входах дешифратора *sinsaw* і *square* на виході

дешифратора формуються цифрові відліки миттєвих значень сигналів: синусоїдальний, прямокутний і пілкоподібної форми. Формування двійкового коду на входах дешифратора *sinsaw* і *square* відбувається за допомогою дворозрядного лічильника, який зібрано на двох *D*-тригерах.

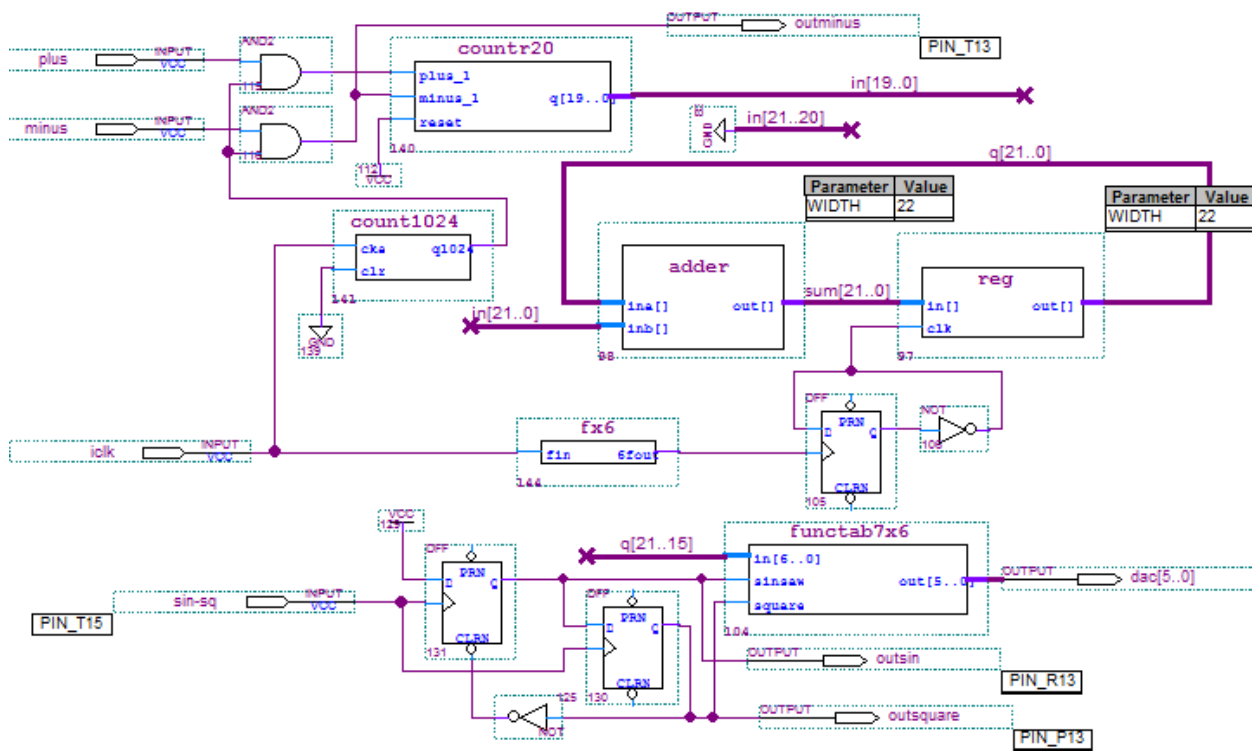


Рис. 2. Функціональна схема цифрового генератора періодичного сигналу на базі прямого методу синтезу частоти

З виходу *dac[5..0]* дешифратора *functab7x6* двійковий код надходить на ЦАП, де перетворюється в аналогове значення періодичного сигналу.

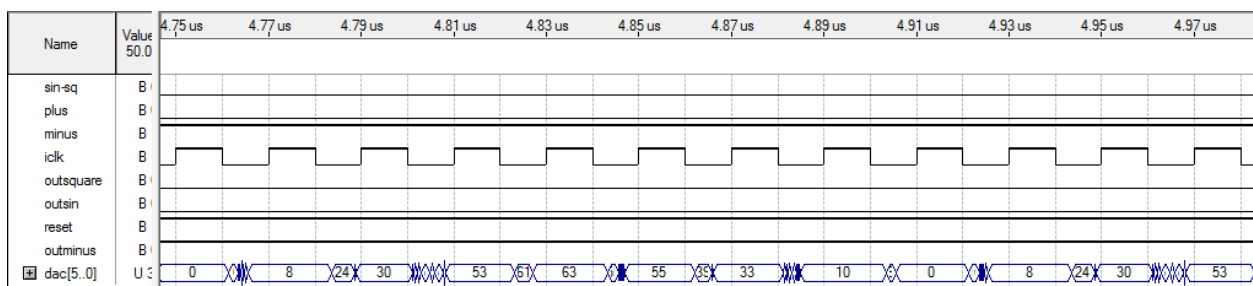


Рис. 3. Осцилограми сигналів, що пояснюють принцип роботи функціональної схеми

Технічні характеристики цифрового генератора періодичних сигналів на базі прямого методу синтезу частоти, який практично реалізовано на платі фірми «Altera» MAX II Development board представлено в таблиці 1.

Таблиця 1

Технічні характеристики розробленого цифрового генератора періодичних сигналів

Характеристика	Значення
Тактова частота	64 МГц
Максимальна частота вихідного сигналу	32 МГц
Форма вихідного сигналу	Синусоїда/Трикутник/Прямокутник
Кількість розрядів акумулятора фази	22 bit
Кількість розрядів ЦАП	6 bit

З таблиці 1 видно, що завдяки наявності апаратного помножувача у схемі цифрового генератора періодичних сигналів на базі прямого методу синтезу частоти максимальна частота вихідного синусоїдального сигналу на тактовій 64 МГц може досягати 32 МГц. В якості ЦАП використано 6-розрядну резистивну матрицю R2R.

Висновки

1. Знайдене рівняння перетворення процесу цифрового генерування періодичного сигналу на базі прямого методу синтезу частоти та розроблено алгоритм процесу цифрового генерування періодичного сигналу на базі прямого методу синтезу частоти, який має дві умови: перша веде до збільшення приросту фази, а друга – до зменшення.

2. Набув подальшого розвитку прямий метод синтезу частоти для цифрового генерування періодичного сигналу високої частоти, в якому на відміну від існуючого застосовано помноження тактової частоти, що дозволяє підвищити частоту вихідного періодичного сигналу у 2–4 рази.

3. На основі розробленого методу створено високочастотний цифровий генератор періодичного сигналу, що реалізовано на основі ПЛІС EPM1270F256C5 серії MAX II фірми «Intel» (Altera), який здійснює генерування сигналу синусоїдної форми, значення частоти якого становить від 0,1 Гц до 32 МГц при значенні тактової частоти 64 МГц.

Література

1. Манасевич В. Синтезаторы частот (Теория и проектирование) / В. Манасевич ; пер. с англ. ; под ред. А. С. Галина. – М. : Связь 1979. – 394 с.

2. Петрушак В.С. Розробка каскадних помножувачів частоти для цифрового генератора на базі прямого методу синтезу частоти / В.С. Петрушак // Вісник Хмельницького національного університету. – 2018. – № 2. – С. 248–251.

3. Петрушак В.С. Розробка цифрового генератора періодичних сигналів на базі прямого методу синтезу частоти і дослідження роботи його функціональних блоків / В.С. Петрушак, С.В. Самолук // Вісник Хмельницького національного університету. – № 6. – С. 187–190.

4. Опадчий Ю.Ф. Аналоговая и цифровая электроника (Полный курс) / Ю.Ф. Опадчий, О.П. Глудкин, А.И. Гуров. – М. : Горячая Линия-Телеком, 1999. – 768 с.

5. Quartus II Subscription Edition [Електронний ресурс]. – Режим доступу : <https://www.intel.com/content/www/us/en/programmable/downloads/software/quartus-ii-se/91.html?wapkw=quartus%20ii>

References

1. Manassevich V. Sintezatory chastot (Teoriya i proektirovanie) / V. Manasevich ; per. s angl. ; pod red. A. S. Galina. – M. : Svyaz 1979. – 394 s.

2. 2. Petrushak V.S. Rozrobka kaskadnykh pomnozhuвачiv chastoty dlia tsyfrovoho heneratora na bazi priamoho metodu syntezy chastoty / V.S. Petrushak // Herald of Khmelnytskyi National University. – 2018. – № 2. – S. 248–251.

3. Petrushak V.S. Rozrobka tsyfrovoho heneratora periodychnykh syhnaliv na bazi priamoho metodu syntezy chastoty i doslidzhennia roboty yoho funktsionalnykh blokiv / V.S. Petrushak, S.V. Samoliuk // Herald of Khmelnytskyi National University. – № 6. – S. 187–190.

4. Opadchij Yu.F. Analogovaya i cifrovaya elektronika (Polnyj kurs) / Yu.F. Opadchij, O.P. Gludkin, A.I. Gurov. – M. : Goryachaya Liniya-Telekom, 1999. – 768 s.

5. Quartus II Subscription Edition [Elektronnij resurs]. – Rezhim dostupu : <https://www.intel.com/content/www/us/en/programmable/downloads/software/quartus-ii-se/91.html?wapkw=quartus%20ii>

Рецензія/Peer review : 19.10.2020 р.

Надрукована/Printed : 06.11.2020 р.