

БОРТНИК ГЕННАДІЙ

Вінницький національний технічний університет

<https://orcid.org/0000-0001-7083-2775>e-mail: bgen88@gmail.com

КИРИЛЮК СЕРГІЙ

Вінницький національний технічний університет

e-mail: kso1996.08@gmail.com

БРИЛЬ МИХАЙЛО

Вінницький національний технічний університет

e-mail: mishkabrill@gmail.com

ШВИДКОДІЙНИЙ АНАЛОГО-ЦИФРОВИЙ ПЕРЕТВОРЮВАЧ З КОРИГУВАННЯМ ЧАСОВИХ ЗСУВІВ ІМПУЛЬСІВ ДИСКРЕТИЗАЦІЇ

У роботі запропоновано метод розширення динамічного діапазону швидкодіючих аналого-цифрових перетворювачів (АЦП) на базі коригування часових зсувів імпульсів дискретизації. Наведена структура швидкодіючого пристрою аналого-цифрового перетворення з багатофазовою дискретизацією, що базується на паралельному нарощуванні декількох каналів АЦП. Доведено, що зменшення динамічних похибок у швидкодіючих АЦП можна досягнути шляхом мінімізації часових зсувів тактових імпульсів. При цьому здійснюється калібрування кожного каналу АЦП шляхом внесення регульованої затримки фронтів імпульсів дискретизації. Аналіз ефективності запропонованого методу підтвердив, що завдяки розробленому методу вдається розширити динамічний діапазон 8-розрядного швидкодіючого АЦП на 15 дБ у смузі високих частот.

Ключові слова: швидкодіючі аналого-цифрові перетворювачі, апертурна невизначеність, багатофазова дискретизація, динамічний діапазон.

BORTNYK GENNADIY, KYRYLYUK SERGIY, BRYL MYKHAILO

Vinnytsia National Technical University

HIGH-SPEED ANALOG-DIGITAL CONVERTER WITH ADJUSTMENT OF TIME SHIFT OF SAMPLING PULSE

The paper proposes a method of expanding the dynamic range of high-speed analog-to-digital converters (ADCs) based on the correction of time shifts of sampling pulses. It is shown that high-speed ADCs with multiphase sampling are built on the basis of turning on several ADC modules in parallel on inputs and signal samples shifted relative to each other. Multiplexing the outputs of the ADC samples makes it possible to increase the sampling frequency by several times. But at the same time, dynamic errors of analog-digital conversion occur due to the occurrence of aperture uncertainty of conversion results in individual ADC modules. The aim of the work is to expand the dynamic range of high-speed ADCs with multiphase sampling by adjusting the phase shifts of sampling pulses.

The parameters of the analog-to-digital conversion device with multiphase sampling are determined by the set of parameters of the component blocks of the ADC, as well as the relative spread of these parameters. At the same time, the dominant effect is the aperture uncertainty, which causes the occurrence of amplitude errors, which are numerically equal to the increase of the signal during the aperture time. A scheme for calibrating the time shift in the ADC channel is proposed. The value of the time shift of the signal readings in the studied ADC1 channel is estimated relative to the readings formed in the ADC reference channel. The generated error signal from the output of the digital computer with the help of a feedback circuit through the digital-to-analog converter controls the time delay of the sampling pulses formed in the multiphase pulse generator. Such calibration is performed for each ADC channel. In the operating mode of the device, the time delays formed during calibration correct the time shifts of the ADC sampling pulses. To analyze the effectiveness of the proposed correction method, a model of a high-speed analog-to-digital conversion device based on four channels of 8-bit parallel ADCs was developed. An expression for determining the dynamic range of the ADC under study is given. The research results confirmed that thanks to the developed method, it is possible to expand the dynamic range of the 8-bit high-speed ADC by 15 dB in the high frequency band.

Keywords: high-speed analog-to-digital converters, aperture uncertainty, multiphase sampling, dynamic range.

Постановка проблеми

Перспективність методів цифрового оброблення сигналів (ЦОС) вимагає підвищення швидкодії та розширення динамічного діапазону аналого-цифрових перетворювачів (АЦП), які є ключовими елементами будь-якої системи з ЦОС. Метод структурного розпаралелювання процесу аналого-цифрового перетворення є ефективним напрямком побудови швидкодіючих АЦП. Такі АЦП можуть функціонувати зі швидкістю, що значно перевищує швидкодію окремих мікросхем перетворювачів [1].

Швидкодіючі АЦП з багатофазовою дискретизацією будуються на базі ввімкнення кількох модулів АЦП паралельно по входам і вибірками сигналу, що зсунені одна відносно одної. Мультиплексування виходів M зразків АЦП дає можливість підвищити частоту дискретизації в M разів. Але при цьому виникають динамічні похибки аналого-цифрового перетворення, що обумовлені виникненням апертурної невизначеності результатів перетворення в окремих модулях АЦП [2]. Традиційний метод вирішення такої проблеми полягає у ретельному виборі мікросхем АЦП з ідентичними динамічними параметрами. Але реалізація такого підходу ускладнює процес виготовлення пристроїв аналого-цифрового перетворення, тому що вимагає використання складних інформаційно-вимірювальних систем контролю динамічних параметрів АЦП. Тому, незважаючи на певні результати, досягнуті при застосуванні методів структурного розпаралелювання АЦП, питання підвищення ефективності швидкодіючих засобів аналого-цифрового перетворення як і раніше залишається актуальним.

Аналіз останніх джерел

Реальний динамічний діапазон швидкодіючих АЦП з багатофазовою дискретизацією не досягає своїх потенційно теоретичних можливостей внаслідок впливу апертурної невизначеності результатів аналого-цифрового перетворення і це відображено у відповідних публікаціях [3, 4].

Методи коригування фазового зсуву імпульсів дискретизації на базі статистичного оброблення вхідних сигналів АЦП характеризуються обмеженнями у використанні, тому що вони є коректними лише для певного класу оброблюваних сигналів [5, 6].

Судячи з останніх публікацій [2–6], не дивлячись на широке використання методів швидкодіючого аналого-цифрового перетворення, розробка нових швидкодіючих АЦП з багатофазовою дискретизацією продовжується зараз і не може вважатись цілком завершеною.

Метою роботи є розширення динамічного діапазону швидкодіючих АЦП з багатофазовою дискретизацією за рахунок коригування фазових зсувів імпульсів дискретизації.

Виклад основного матеріалу

Структура швидкодіючого пристрою аналого-цифрового перетворення з багатофазовою дискретизацією базується на паралельному нарощуванні декількох АЦП (рис. 1). Перший результат оброблення сигналу на виході такого пристрою з'являється через проміжок часу T , що є базовим періодом синхронізації АЦП. Усі наступні результати будуть з'являться на виході з інтервалом T/M , де M – число каналів оброблення.

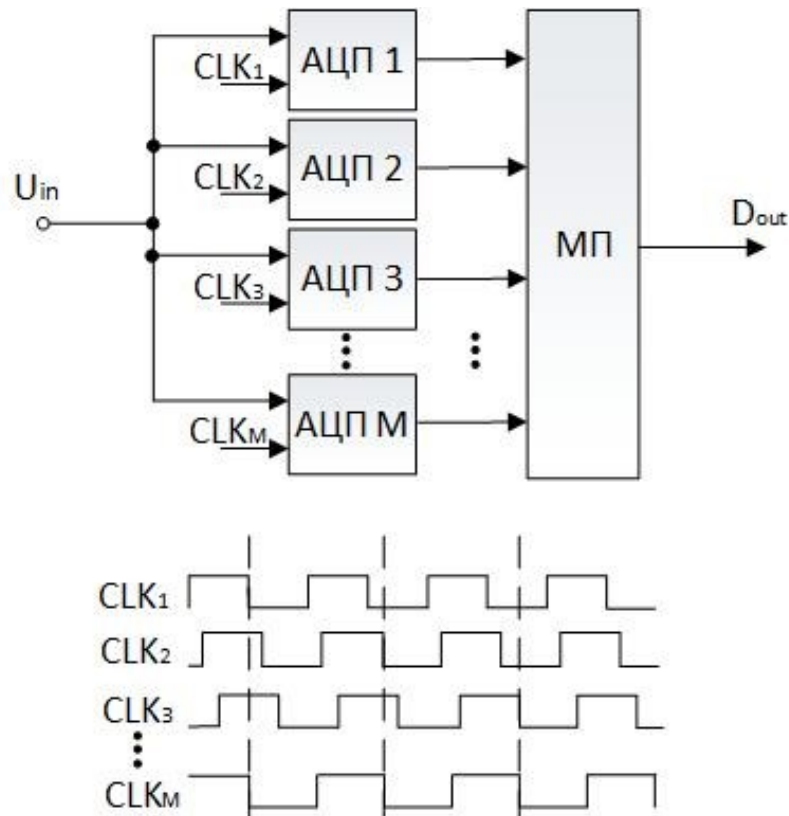


Рис. 1. Структура і часова діаграма швидкодіючого АЦП з багатофазовою дискретизацією

Сигнал на виході i -го каналу АЦП дорівнює

$$D_{out_i} = U_{in}[t - (nM + i)T_s], \tag{1}$$

де U_{in} – вхідний сигнал;

T_s – період дискретизації.

Відцифровані значення вхідного сигналу з кожного каналу АЦП через мультиплексор МП надходять на вихід пристрою аналого-цифрового перетворення, вихідний сигнал якого дорівнює

$$D_{out}(n) = U_{in}[nT_s]. \tag{2}$$

Таким чином, сигнали на виході пристрою з'являються з частотою, що в M разів вища, ніж частота перетворення одного каналу АЦП.

Параметри пристрою аналого-цифрового перетворення з багатофазовою дискретизацією визначаються сукупністю параметрів складових блоків АЦП, а також відносним розкидом цих параметрів. При цьому домінуючим є ефект апертурної невизначеності, що спричиняє виникненню амплітудних похибок, які чисельно дорівнюють приросту сигналу ΔU протягом апертурного часу Δt (рис. 2).

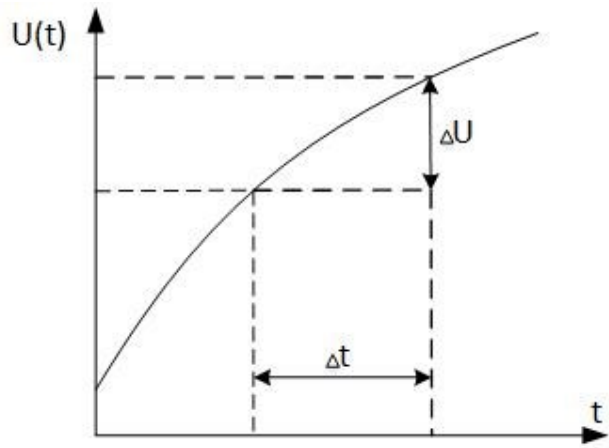


Рис. 2. Утворення апертурної похибки АЦП

Наявність апертурної невизначеності в i -му каналі АЦП призводить до часового зсуву моментів дискретизації на Δt_i між фактичним фронтом тактового імпульсу та ідеальним фронтом. Значення апертурної похибки можна знайти за допомогою розкладання виразу для вхідного сигналу у ряд Тейлора в межах точок відліків, який для r -ї точки має вигляд [1]:

$$U(t) = U(t_r) + \Delta t \cdot U'(t_r) + \dots + \frac{\Delta t^k}{k!} U^k(t_r). \tag{3}$$

Враховуючи, що $|\Delta t_i| \leq 0,1T_s$, похибку вихідних значень i -го каналу АЦП можна представити у першому наближенні з виразу (3) в такому вигляді:

$$\Delta U_i \approx \Delta t_i \left. \frac{\partial U_{in}(t)}{\partial t} \right|_{t=(nM+i)T_s}. \tag{4}$$

Відліки вхідного сигналу i -го каналу АЦП здійснюються багаторазово і в результаті генерується послідовність різних ΔU . Сумарне значення похибки невизначеності для набору з N відліків можна представити у вигляді

$$\Delta U_{S_i} = \sum_{n=n_i}^{n_i+N} \left| \Delta t_i \frac{\partial U_{in}(t)}{\partial t} \right|_{t=(nM+i)T_s}, \tag{5}$$

де n_i – початкова точка накопичення похибки невизначеності.

Для випадку $N \rightarrow \infty$ вираз (5) можна записати у такому вигляді:

$$\Delta U_{S_i} = |\Delta t_i| \cdot N \cdot \left| \frac{\partial U_{in}(t)}{\partial t} \right|_{t=nT_s}. \tag{6}$$

З виразу (6) видно, що значення ΔU пропорційні модулю часового зсуву $|\Delta t|$. Таким чином, часові зсуви можна оцінити за значеннями ΔU (рис. 3).

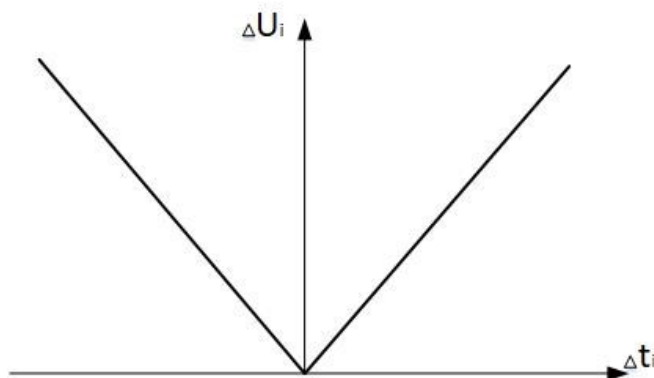


Рис. 3. Залежність між значеннями часового зсуву і похибкою невизначеності

На рис. 4 представлено схему калібрування часового зсуву в каналі АЦП. Значення часового зсуву відліків сигналу в досліджуваному каналі АЦП оцінюється відносно відліків, що формуються в опорному каналі АЦПО.

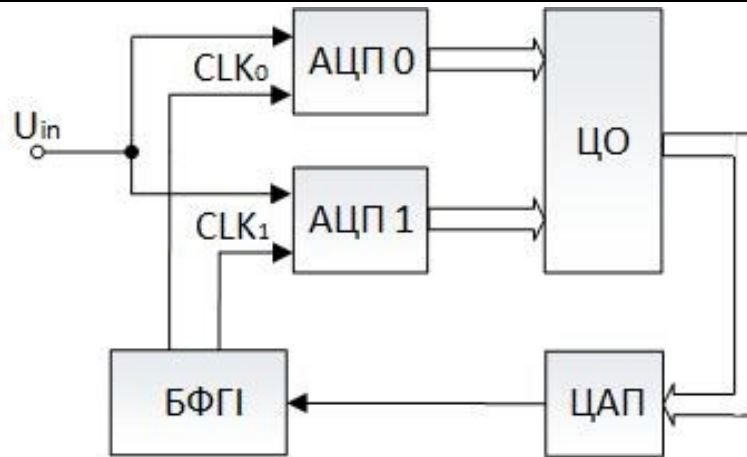


Рис. 4. Схема калібрування часового зсуву в каналі АЦП

Фронти відліків опорного каналу АЦП повинні збігатись з фронтами відліків досліджуваного каналу АЦП. Цифровий обчислювач (ЦО) визначає і накопичує похибку невизначеності, яка є функцією часового зсуву між фронтами імпульсів дискретизації цих двох каналів АЦП. Ця похибка стає мінімальною за умови, коли $|\Delta t| \rightarrow 0$. Сформований сигнал похибки з виходу ЦО за допомогою кола зворотного зв'язку через цифро-аналоговий перетворювач (ЦАП) керує часовою затримкою імпульсів дискретизації, що формуються в багатофазовому генераторі імпульсів (БФГ). Таке калібрування здійснюється для кожного каналу АЦП.

У робочому режимі функціонування пристрою, сформовані при калібруванні часові затримки коригують часові зсуви імпульсів дискретизації АЦП.

Для аналізу ефективності запропонованого методу коригування розроблено модель швидкодіяного пристрою аналого-цифрового перетворення на базі чотирьох каналів 8-розрядних АЦП паралельного типу. Для визначення динамічного діапазону досліджуваного АЦП можна використовувати вираз [7]:

$$D_{ADC} = \frac{1}{6,02} \left(20 \lg \left(\frac{1}{2\pi f_{in} \Delta t} \right) - 1,76 \right), \quad (7)$$

де f_{in} – частота вхідного синусоїдального сигналу.

На рис. 5 наведено залежність динамічного діапазону АЦП від частоти вхідного сигналу в режимі без коригування (нижня крива) і з коригуванням часових зсувів (верхня крива).

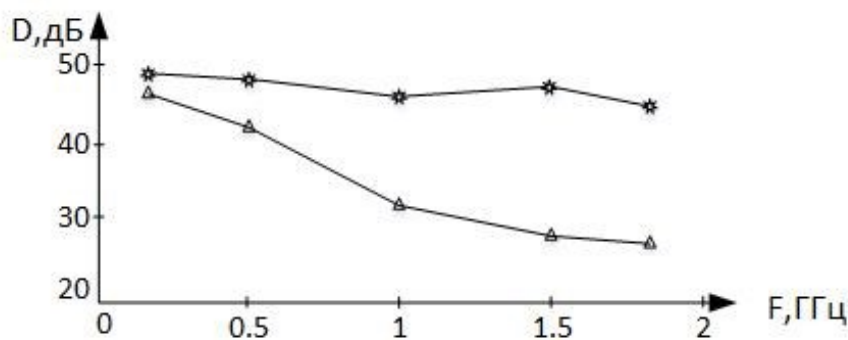


Рис. 5. Залежність динамічного діапазону АЦП від частоти вхідного сигналу

Як видно з графіків у смузі низьких частот динамічний діапазон пристрою аналого-цифрового перетворення обмежується лише розрядністю використаних АЦП. Зі збільшенням частоти вхідних сигналів динамічний діапазон АЦП без коригування зменшується на 20 дБ, а використання режиму коригування часових зсувів демонструє незначне зменшення динамічного діапазону на 5 дБ.

Висновки

У роботі запропоновано метод розширення динамічного діапазону швидкодіяних АЦП на базі коригування часових зсувів імпульсів дискретизації. Встановлено, що джерелом динамічних похибок у швидкодіяних АЦП з багатофазовою дискретизацією є апертурна невизначеність вибірок сигналу у кожному каналі. Доведено, що зменшення цих похибок можна досягнути шляхом мінімізації часових зсувів тактових імпульсів. При цьому здійснюється калібрування кожного каналу АЦП шляхом внесення регульованої затримки фронтів імпульсів дискретизації.

Аналіз ефективності запропонованого методу підтвердив, що завдяки розробленому методу

вдається розширити динамічний діапазон 8-розрядного швидкодіючого АЦП на 15 дБ у смузі високих частот.

Запропонований швидкодіючий АЦП можна використовувати в аналого-цифрових трактах пристроїв програмно-керованого радіо.

Література

1. Бортник Г.Г., Бортник С.Г., Кичак В.М. Методи та засоби аналого-цифрового перетворення високочастотних сигналів : монографія. Вінниця : ВНТУ, 2013. 128 с.
2. Бортник Г.Г., Кичак В.М., Стальченко О.В. Аналого-цифрові тракти комп'ютерних систем з цифровим обробленням високочастотних сигналів : монографія. Вінниця : ВНТУ, 2016. 140 с.
3. Salib A., Flanagan M. F., Cardiff B. A High-Precision Time Skew Estimation and Correction Technique for Time-Interleaved ADCs. *IEEE Trans. Circuits Syst. I*, Oct. 2019. vol. 66, no. 10, pp. 3747–3760.
4. Reyes B. T., Sanchez R. M., Pola A. L., Hueda M. R. Design and Experimental Evaluation of a Time-Interleaved ADC Calibration Algorithm for Application in High-Speed Communication Systems. *IEEE Trans. Circuits Syst. I*, May 2017. vol. 64, no. 5, pp. 1019–1030.
5. Mafi H., Yargholi M., Yavari M. Digital Blind Background Calibration of Imperfections in Time-Interleaved ADCs. *IEEE Trans. Circuits Syst. I*, Jun. 2017. vol. 64, no. 6, pp. 1504–1514.
6. Ali A. M. A., Dinc H., Bhoraskar P., Bardsley S., Dillon C., McShea M., Periathambi J. P., Puckett S. A 12-b 18-GS/s RF Sampling ADC With an Integrated Wideband Track-and-Hold Amplifier and Background Calibration. *IEEE J. Solid-State Circuits*, Dec. 2020. vol. 55, no. 12, pp. 3210–3224.
7. Бортник Г.Г. Швидкодіючий аналого-цифровий перетворювач підвищеної точності. *Вісник Вінницького політехнічного інституту*. 2002. № 5, С. 47–50.

References

1. Bortnyk H.H., Bortnyk S.H., Kychak V.M. Metody ta zasoby analoho-tsyfrovoho peretvorennia vysokochastotnykh syhnaliv : monohrafiia. Vinnytsia : VNTU, 2013. 128 s.
2. Bortnyk H.H., Kychak V.M., Stalchenko O.V. Analoho-tsyfrovii traky kompiutemykh system z tsyfrovym obroblenniam vysokochastotnykh syhnaliv : monohrafiia. Vinnytsia : VNTU, 2016. 140 s.
3. Salib A., Flanagan M. F., Cardiff B. A High-Precision Time Skew Estimation and Correction Technique for Time-Interleaved ADCs. *IEEE Trans. Circuits Syst. I*, Oct. 2019. vol. 66, no. 10, pp. 3747–3760.
4. Reyes B. T., Sanchez R. M., Pola A. L., Hueda M. R. Design and Experimental Evaluation of a Time-Interleaved ADC Calibration Algorithm for Application in High-Speed Communication Systems. *IEEE Trans. Circuits Syst. I*, May 2017. vol. 64, no. 5, pp. 1019–1030.
5. Mafi H., Yargholi M., Yavari M. Digital Blind Background Calibration of Imperfections in Time-Interleaved ADCs. *IEEE Trans. Circuits Syst. I*, Jun. 2017. vol. 64, no. 6, pp. 1504–1514.
6. Ali A. M. A., Dinc H., Bhoraskar P., Bardsley S., Dillon C., McShea M., Periathambi J. P., Puckett S. A 12-b 18-GS/s RF Sampling ADC With an Integrated Wideband Track-and-Hold Amplifier and Background Calibration. *IEEE J. Solid-State Circuits*, Dec. 2020. vol. 55, no. 12, pp. 3210–3224.
7. Bortnyk H.H. Shvydkodiuchy analoho-tsyfrovii peretvoriuvach pidvyshchenoi tochnosti. *Visnyk Vinnytskoho politekhnichnoho instytutu*. 2002. № 5, S. 47–50.